

CURRICULUM VITAE



INFORMAZIONI PERSONALI

Nome **ALESSI ROBERTA**
Indirizzo **3, VIA MAESTRI DEL LAVORO, CREMONA**
Telefono **+39 3339469341**
Fax
E-mail **robertaalessi@cremonacinque.edu.it**

Nazionalità Italiana
Data di nascita 25, maggio, 1977

ESPERIENZE LAVORATIVE

- **Da Settembre 2018**
• Nome e indirizzo del datore di lavoro Ministero della Pubblica Istruzione - Istituto Comprensivo Cinque Cremona
• Tipo di azienda o settore Scuola Secondaria di I grado
• Tipo di impiego Insegnante di Tecnologia
• Principali mansioni e responsabilità Responsabile Aula informatica Scuola Secondaria di I grado,
Referente per la Scuola Secondaria di I grado dal a.s. 2022/2023
Referente Invalsi per la Scuola Secondaria di I grado dal a.s. 2022/2023
RLS dal a.s. 2020/2021 al 2021/2022
- **Da Settembre 2015 a Agosto 2017**
• Nome e indirizzo del datore di lavoro Ministero della Pubblica Istruzione - Istituto Comprensivo F. Fellini Tavazzano (LO)
• Tipo di azienda o settore Scuola Media
• Tipo di impiego Insegnante di Tecnologia
• Principali mansioni e responsabilità Funzione Strumentale Sicurezza e Responsabile "Nuove Tecnologie"
- **Da Gennaio 2004 a Agosto 2015**
• Nome e indirizzo del datore di lavoro Selta s.p.a. via Emilia 231 Roveleto di Cadeo (PC)
• Tipo di azienda o settore Telecomunicazioni
• Tipo di impiego Progettista Hardware
• Principali mansioni e responsabilità Progettista Hardware Research & Development
Gestione/coordinamento del progetto DV7500: gestione materiali, prototipi,
coordinamento con Ufficio tecnico, Ufficio acquisti e Produzione.

ISTRUZIONE E FORMAZIONE

- **Da 1996 al 2003**
• Nome e tipo di istituto di istruzione o formazione Università degli Studi di Parma
• Principali materie / abilità professionali oggetto dello studio Corso di laurea in Ingegneria Elettronica
• Qualifica conseguita Ingegnere Elettronico
• Livello nella classificazione nazionale Secondo livello
(se pertinente)

CAPACITÀ E COMPETENZE PERSONALI

MADRELINGUA Italiano

ALTRE LINGUA

- Capacità di lettura
- Capacità di scrittura
- Capacità di espressione orale

Inglese
eccellente
eccellente
eccellente

ALTRE LINGUA

- Capacità di lettura
- Capacità di scrittura
- Capacità di espressione orale

Francese
elementare
elementare
elementare

CAPACITÀ E COMPETENZE RELAZIONALI

Capacità di lavoro in team, Capacità relazionale e team leading, Capacità di trasmettere informazioni in modo efficace (insegnamento).

CAPACITÀ E COMPETENZE ORGANIZZATIVE

Gestione/coordinamento del progetto DV7500: gestione materiali, prototipi, coordinamento con Ufficio tecnico, Ufficio acquisti e Produzione.

CAPACITÀ E COMPETENZE TECNICHE

Con computer, attrezzature specifiche,
macchinari, ecc.

Progettazione e testing di circuiti digitali basati su Microprocessori e DSP e circuiti analogici:

- Front End Diagnostico per il Sistema di Controllo Marcia Treni (SCMT) per RFI: Scheda di comunicazione e acquisizione I/O design basata su processore Freescale MPC866.
- Tool di Collaudo Encoder SCMT per RFI: design basato su DSP Texas C5416.
- Interfaccia BOE Erobalise per il sistema SST SCMT-L (di linea) per RFI (progettazione in sicurezza, livello SIL4).
- Esecuzione test V&V di inserzione guasti su scheda watchdog Encoder SCMT-L.
- Voice Gateway per il sistema Commutateur de Téléphonie de Faible Capacité (CTFC), realizzato per SNCF (ferrovie francesi): design basato su FPGA Altera Cyclone III e processore Nios
- Unità di elaborazione sistema di protezione SPC925 per sottostazioni ENEL: design basato su processore dual core (ARM+DSP) Texas Omap-L 138.
- Sistema di Protezione Serie A3 e DV7500 per sottostazioni ENEL: scheda elaborazione basata su Texas Omap-L138, scheda comunicazione basata su switch Marvell 88E6083 e scheda ingressi digitali.

Progettazione e testing logiche programmabili (FPGA, CPLD Altera e Lattice)

Esecuzione Prove di Tipo (Climatiche, EMC) sugli interi sistemi SCMT, SCMT-L, CTFC, SPC e SPT sviluppati da Selta s.p.a.

Programmi sviluppo Hardware

- Dx Designer Mentor Graphics (CAD elettronico);
- Microcap (simulazione circuitale);
- PADS Layout Mentor Graphics (tool per layout schede elettroniche);
- Irqua (tool di definizione e management dei requisiti di sistema).

- Utilizzo del SysML per la descrizione dei sistemi hardware e l'individuazione dei requisiti
- Utilizzo LabView National Instruments per interfaccia strumenti di misura e analisi dati

Programmi sviluppo Firmware:

- Lattice ISP Lever (programmazione e simulazione CPLD e FPGA);
- Altera Quartus II (programmazione e simulazione CPLD e FPGA);
- Code Composer Studio TI (Tool di programmazione e simulazione DSP);
- Matlab (simulazione di sistemi complessi);

Programmazione:

- VHDL
- C++
- Assembly

Applicativi: utente avanzato del pacchetto Office (Word, Excel, Visio, Power Point, Outlook), LibreOffice; Conoscenza ed utilizzo piattaforme Linux/Unix.

PATENTE O PATENTI

B

ULTERIORI INFORMAZIONI

Partecipazione a corsi durante l'esperienza lavorativa in SELTA, tra i quali:

2004: "ANALISI-DESIGN OBJECT ORIENTED E UML 2" (corso tenuto dagli Ing. D. Pallastrelli ed Ing. L. Nani)

"V & V HW SECONDO LA NORMATIVA CENELEC EN50126 & EN50129" (corso tenuto dall' Ing. M. Fracchia)

"Reti locali e WAN" (corso tenuto dall' Ing. P. Nicoletto)

2007: "VHDL Training Course" (corso tenuto dall' Ing. R. Lido)

2010: "Tecnologie ottiche" (corso tenuto dal Dr. G. Di Maio)

2011: "Designing with VHDL" (corso presso Xilinx Training Service)

Partecipazione, durante il percorso accademico, a numerosi corsi/seminari organizzati dall'Università degli Studi di Parma tra i quali:

2001: "Affidabilità degli IGBT" (Insulated Gate Bipolar Transistors) (Università di Parma);

"L'evoluzione del rapporto tra ricerca e gestione nelle grandi aziende tecnologiche italiane"

(Italtel S.p.A., Gruppo Siemens);

2002: "Applicazioni attuali e future della superconduttività nei dispositivi elettronici" ("Universidad de Extremadura",

Spagna);

"Tecnologia e procedimenti industriali per la produzione dei diodi PIN" (con la partecipazione di

Poseico S.p.A., Gruppo Ansaldo – Finmeccanica);

Pubblicazioni

2002: "High-Field Step-Stress of PHEMTs with different gate and recess lengths"

Paolo Cova, Roberto Menozzi, Roberta Alessi; Novembre 2002.

2003: "High-Field Step-Stress of PHEMTs" Paolo Cova, Roberto Menozzi, Roberta Alessi;

Gennaio 2003.

"Off-State PHEMT Breakdown: A Temperature-Dependent Analysis"

Roberto Menozzi, Paolo Cova,

Daniele Gallinari, Nicola Delmonte, Roberta Alessi; GaAs Reliability Workshop; Settembre 2003.

ALLEGATI

[Se del caso, enumerare gli allegati al CV.]